

深圳市安信可科技有限公司强势推出

ESP8266 芯片代理与模块专业生产

4008-555-368 0755-61195776

<http://www.ai-thinker.com>

唯一的优势：价格与技术支持

免责声明和版权公告

本文中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。

文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归© 2013 乐鑫信息技术有限公司所有。保留所有权利。

目录

1	简介	5
2	技术概述	6
3	特征	7
4	应用图表	8
5	超低能耗技术	9
5.1	最大集成度	9
6	ESP8266 的应用主体	10
7	规格	11
7.1	功耗	11
7.2	射频规格	12
8	CPU、存储器 and 接口	13
8.1	CPU	13
8.2	存储控制器	13
8.3	AHB 和 AHB 模块	13
8.4	接口	14
8.4.1	主 SI/SPI 控制 (可选)	14
8.4.2	通用 IO	15
8.4.3	数字 IO 管脚	15
9	固件和软件工具开发包	17
9.1	特征	17
10	电源管理	19
11	时钟管理	20
11.1	高频时钟	20
11.2	外部参考要求	21

12 无线电接收器	22
12.1 频道频率	22
12.2 2.4GHz 接收器	22
12.3 2.4GHz 发射器	23
12.4 时钟生成器	23
附 QFN32 封装尺寸图	24

CONFIDENTIAL

1 简介

乐鑫智能互联平台——ESCP 拥有高性能无线 SOC，给移动平台设计师带来福音，它以最低成本提供最大实用性，为 WiFi 功能嵌入其他系统提供无限可能。

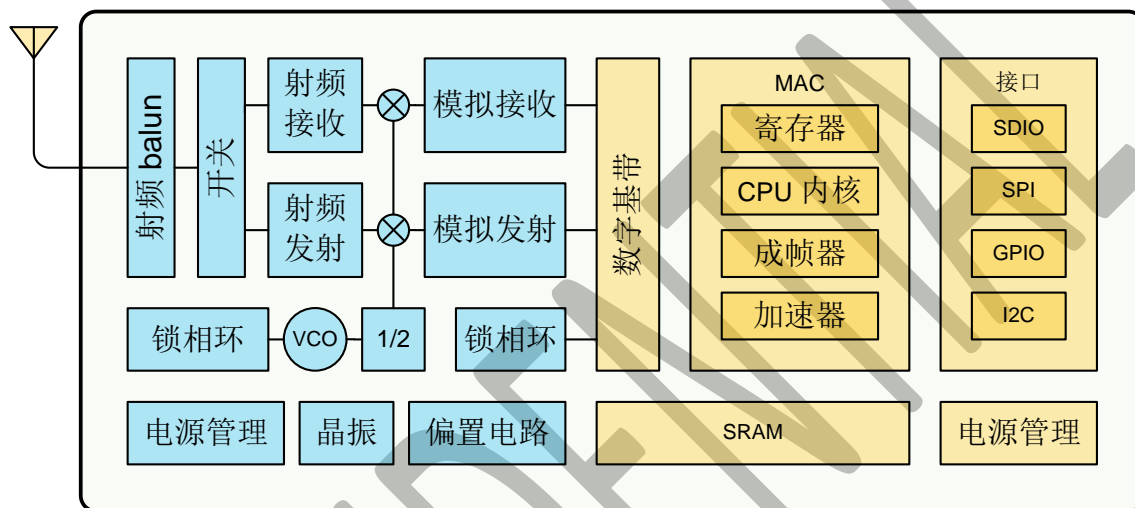


图 1 : ESP8266 时钟结构图

2 技术概述

ESP8266 是一个完整且自成体系的 Wi-Fi 网络解决方案，能够搭载软件应用，或通过另一个应用处理器卸载所有 Wi-Fi 网络功能。

ESP8266 在搭载应用并作为设备中唯一的应用处理器时，能够直接从外接闪存中启动。内置的高速缓冲存储器有利于提高系统性能，并减少内存需求。

另外一种情况是，无线上网接入承担 Wi-Fi 适配器的任务时，可以将其添加到任何基于微控制器的设计中，连接简单易行，只需通过 SPI/SDIO 接口或中央处理器 AHB 桥接口即可。

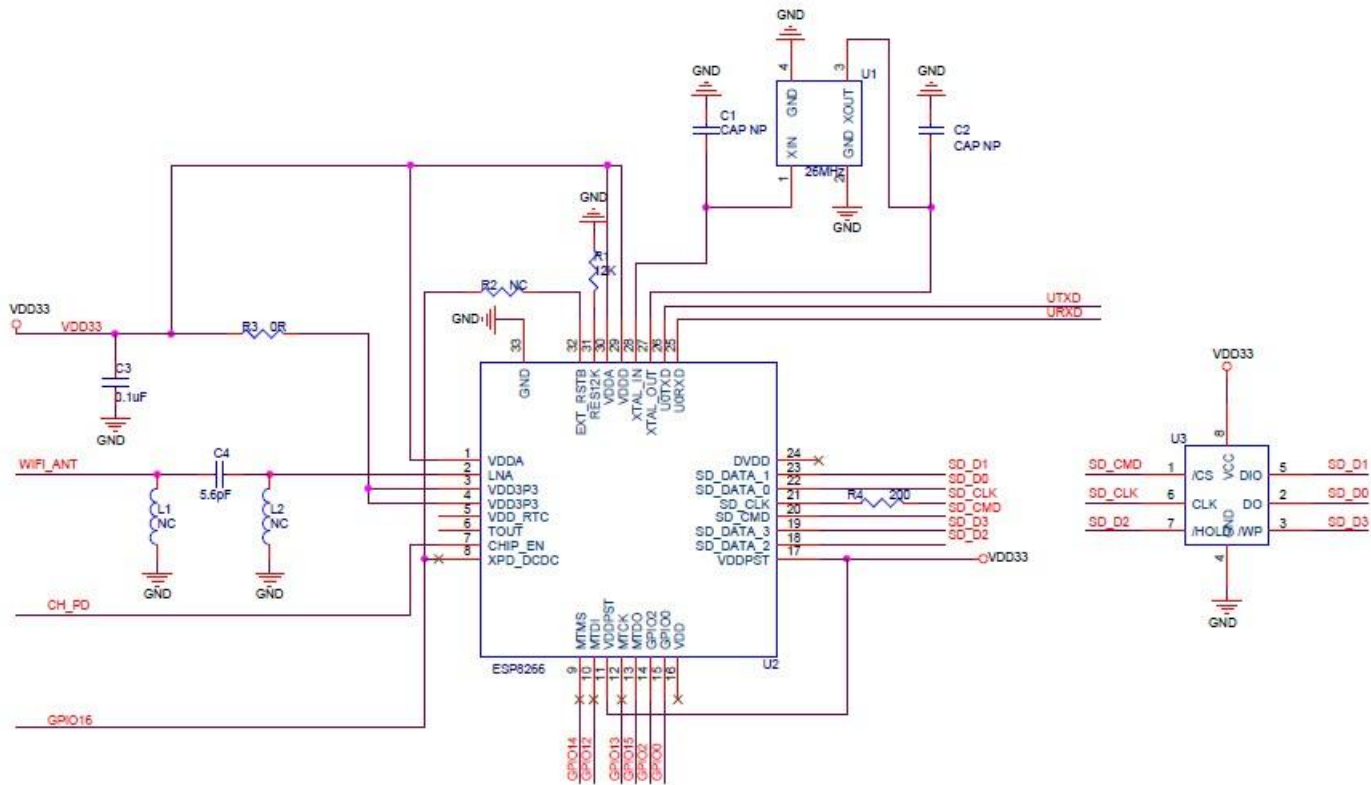
ESP8266 强大的片上处理和存储能力，使其可通过 GPIO 口集成传感器及其他应用的特定设备，实现了最低前期的开发和运行中最少地占用系统资源。ESP8266 高度片内集成，包括天线开关 balun、电源管理转换器，因此仅需极少的外部电路，且包括前端模块在内的整个解决方案在设计时将所占 PCB 空间降到最低。

装有 ESP8266 的系统表现出来的领先特征有：节能 VoIP 在睡眠/唤醒模式之间的快速切换、配合低功率操作的自适应无线电偏置、前端信号的处理功能、故障排除和无线电系统共存特性为消除蜂窝 / 蓝牙 / DDR / LVDS / LCD 干扰。

3 特征

- 802.11 b/g/n
- Wi-Fi Direct (P2P)、soft-AP
- 内置 TCP/IP 协议栈
- 内置 TR 开关、balun、LNA、功率放大器和匹配网络
- 内置 PLL、稳压器和电源管理组件
- 802.11b 模式下 +19.5dBm 的输出功率
- 内置温度传感器
- 支持天线分集
- 断电泄露电流小于 10uA
- 内置低功率 32 位 CPU：可以兼作应用处理器
- SDIO 2.0、SPI、UART
- STBC、1x1 MIMO、2x1 MIMO
- A-MPDU、A-MSDU 的聚合和 0.4 μ s 的保护间隔
- 2ms 之内唤醒、连接并传递数据包
- 待机状态消耗功率小于 1.0mW (DTIM3)

4 应用图表



5 超低能耗技术

ESP8266 专为移动设备、可穿戴电子产品和物联网应用设计，并与其他几项专利技术一起使机器实现最低能耗。这种节能的构造以三种模式运行：激活模式、睡眠模式和深度睡眠模式。

ESP8266 使用高端电源管理技术和逻辑系统调低非必需功能的功率，调控睡眠模式与工作模式之间的转换，在睡眠模式下，其消耗的电流小于 12 μ A，处于连接状态时，其消耗的功率少于 1.0mW(DTIM=3)或 0.5mW(DTIM=10)。

睡眠模式下，只有校准的实时时钟和 watchdog 处于工作状态。可以通过编程使实时时钟在特定的时间内唤醒 ESP8266。

通过编程，ESP8266 会在检测到某种特定情况发生的时候自动唤醒。ESP8266 在最短时间内自动唤醒，这一特征可以应用到移动设备的 SOC 上，这样 SOC 在开启 Wi-Fi 之前均处于低功耗待机状态。

为满足移动设备和可穿戴性电子产品的功率需求，ESP8266 在近距离时可以通过软件编程减少 PA 的输出功率来降低整体功耗，以适应不同的应用方案。

5.1 最大集成度

ESP8266 集成了板上最关键的部件，其中包括电源管理组件、TR 开关、RF balun、峰值为+25dBm 的大功率 PA，因此，ESP8266 既保证了 BOM 的成本最低，又便于被嵌入任何系统。

ESP8266 仅有的外部 BOM 是电阻器、电容器和晶振。

6 ESP8266 的应用主体

- 智能电源插头
- 家庭自动化
- 网状网络
- 工业无线控制
- 婴儿监控器
- 网络摄像机
- 传感器网络
- 可穿戴电子产品
- 无线位置感知设备
- 安全 ID 标签
- 无线定位系统信号

CONFIDENTIAL

7 规格

7.1 功耗

下列功耗数据是基于 3.3V 的电源、25°C 的周围温度，并使用内部稳压器测得。

[1] 所有测量均在没有 SAW 滤波器的情况下，于天线接口处完成。

[2] 所有发射数据是基于 90% 的占空比，在持续发射的模式下测得的。

模式	最小值	通常	最大值	单位
传送 802.11b, CCK 1Mbps, P _{OUT} =+19.5dBm		215		mA
传送 802.11b, CCK 11Mbps, P _{OUT} =+18.5dBm		197		mA
传送 802.11g, OFDM 54Mbps, P _{OUT} =+16dBm		145		mA
传送 802.11n, MCS7, P _{OUT} =+14dBm		135		mA
接收 802.11b, 包长 1024 字节, -80dBm		60		mA
接收 802.11g, 包长 1024 字节, -70dBm		60		mA
接收 802.11n, 包长 1024 字节, -65dBm		62		mA
系统待机模式		0.9		mA
深度睡眠		10		uA
节能模式 DTIM 1		1.2		mA
节能模式 DTIM 3		0.86		mA
关机		0.5		uA

7.2 射频规格

以下数据是在室内温度下，电压为 3.3V 和 1.1V 时分别测得。

描述	最小值	通常	最大值	单位
输入频率	2412		2484	MHz
输入电阻		50		Ω
输入反射			-10	dB
72.2Mbps 下，PA 的输出功率	14	15	16	dBm
11b 模式下，PA 的输出功率	17.5	18.5	19.5	dBm
灵敏度				
CCK, 1Mbps		-98		dBm
CCK, 11Mbps		-91		dBm
6Mbps (1/2 BPSK)		-93		dBm
54Mbps (3/4 64-QAM)		-75		dBm
HT20, MCS7 (65Mbps, 72.2Mbps)		-71		dBm
邻频抑制				
OFDM, 6Mbps		37		dB
OFDM, 54Mbps		21		dB
HT20, MCS0		37		dB
HT20, MCS7		20		dB

8 CPU、存储器和接口

8.1 CPU

这款芯片嵌入了一个超低功率 32 位微型 CPU，带有 16 位精简模式。可以通过以下接口连接该 CPU：

- 连接存储控制器、也可以用来访问外接闪存的编码 RAM/ROM 接口(iBus)
- 同样连接存储控制器的数据 RAM 接口(dBus)
- 访问寄存器的 AHB 接口
- JTAG 调试接口

8.2 存储控制器

存储控制器包含 ROM 和 SRAM。CPU 可以通过 iBus、dBus 和 AHB 接口访问存储控制器。这些接口中任意一个都可以申请访问 ROM 或 RAM 单元，存储仲裁器以到达顺序确定运行顺序。

8.3 AHB 和 APB 模块

AHB 模块充当仲裁器，通过 MAC、主机的 SDIO 和 CPU 控制 AHB 接口。由于发送地址不同，AHB 数据请求可能到达以下两个从机中的一个：

- APB 模块，或
- 闪存控制器（通常在脱机应用的情况下）

闪存控制器接收到的请求往往是高速请求，而 APB 模块接收到的往往是访问寄存器的请求。

APB 模块充当解码器，但只可以访问 ESP8266 主模块内可编程的寄存器。由于发送地址不同，APB 请求可能到达无线电接收器、SI/SPI、主机 SDIO、GPIO、UART、实时时钟(RTC)、MAC 或数字基带。

8.4 接口

ESP 8266 包含多个模拟和数字接口，详情如下：

8.4.1 主 SI/SPI 控制 (可选)

主串行接口 (SI) 能在二、三、四线制总线配置下运行，被用来控制 EEPROM 或其他 I2C/SPI 设备。多址 I2C 设备共享 2 线制总线。

多址 SPI 设备共享时钟和数据信号，且根据芯片的选择，各自单独使用由软件控制的 GPIO 管脚。

SPI 可以被用来控制外接设备，如串行闪存、音频 CODEC 或其他从机设备，安装时，给它三个不同的有效管脚，使其成为标准主 SPI 设备。

- SPI_EN0
- SPI_EN1
- SPI_EN2

SPI 从机被用作主接口，从而给 SPI 主机和 SPI 从机提供支持。

在内置应用中，SPI_EN0 被用作使能信号，作用于外接串行闪存，将固件和/或 MIB 数据下载到基带。在基于主机的应用中，固件和 MIB 数据可以通过主机接口二者任选其一进行下载。此管脚低电平有效，不用的时候应该悬空。

SPI_EN1 常被用于用户应用，如控制内置应用中的外接音频 codec 或感应器 ADC。此管脚低电平有效，不用的时候应该悬空。

SPI_EN2 常被用来控制 EEPROM，储存个别数据 (individual data)，如 MIB 信息、MAC 地址和校准数据，或作一般用途。此管脚低电平有效，不用的时候应该悬空。

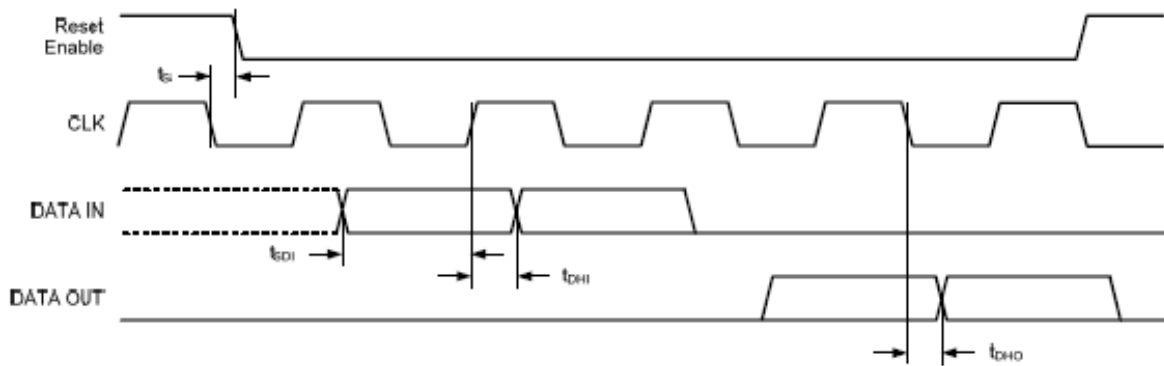


图 2: SPI 时序特征

8.4.2 通用 IO

总共有多达 16 个 GPIO 管脚。固件可以给它们分配不同的功能。每个 GPIO 都可以配置内部上拉/下拉电阻、可供软件寄存器取样的输入、引发边缘或电平 CPU 中断的输入、引发电平唤醒中断的输入、开漏或互补推挽输出驱动、软件寄存器的输出源或 sigma-delta PWM DAC。

这些管脚与其他功能复用，如主接口、UART、SI、蓝牙共存等等。

8.4.3 数字 IO 管脚

数字 IO 焊盘是双向、三态的。它包括输入和输出的三态控制缓冲器。此外，对于低功耗的运算，IO 还能被设定为保持状态。比如说，当我们降低芯片的功耗，所有输出使能信号可以被设定为保持低功耗状态。

选择性的保持功能可以按需植入 IO 中。当 IO 不由内外部电路驱动时，保持功能可以被用于保持上次状态。

保持功能给管脚引入一些正反馈。因此，管脚的外部驱动必须强于正反馈。然而，所需驱动力大小仍然很小，在 $5\mu\text{A}$ 之内。

变量	符号	最小值	最大值	单位
输入低电压	V_{IL}	-0.3	$0.25 \times V_{IO}$	V
输入高电压	V_{IH}	$0.75 \times V_{IO}$	3.6	V
输入漏电流	I_{IL}		50	nA
输出低电压	V_{OL}		$0.1 \times V_{IO}$	V
输出高电压	V_{OH}	$0.8 \times V_{IO}$		V
输入管脚电容	C_{pad}		2	pF
VDDIO	V_{IO}	1.7	3.6	V
最大驱动能	I_{MAX}		12	mA
温度	T_{amb}	-20	100	°C

所有的数字 IO 管脚都要在引脚和地之间加一个过压保护电路 (snap back circuit) 。通常回跳 (snap back) 电压大概是 6V ，而维持电压是 5.8V 。这就可以避免电压过高和产生 ESD 。二极管也使输出设备避免产生反向电压。

9 固件和软件工具开发包

固件在芯片上的 ROM 和 SRAM 上运行，当设备处于唤醒状态时，固件通过 SDIO 界面从主机上下载指令。

固件完全遵循 802.11 b/g/n/e/i WLAN MAC 协议和 Wi-Fi Direct 规格，不仅支持分散控制功能(DCF)下的基本服务单元 (BSS) 的操作，还遵循最新的 Wi-Fi P2P 协议，支持 P2P 团体操作 (P2P group operation)。低电平协议功能自动由 ESP8266 运行，如

- RTS/CTS
- 确认
- 分片和重组
- 聚合
- 帧封装 (802.11h/RFC 1042)
- 自动信标监测/扫描
- P2P WiFi direct

跟 P2P 发现程序一样，被动或主动扫描一旦在主机的指令下起动，就会自动完成。执行电源管理时，与主机互动最少，如此一来，有效任务期达到最小化。

9.1 特征

该软件工具开发包的实验室特征如下：

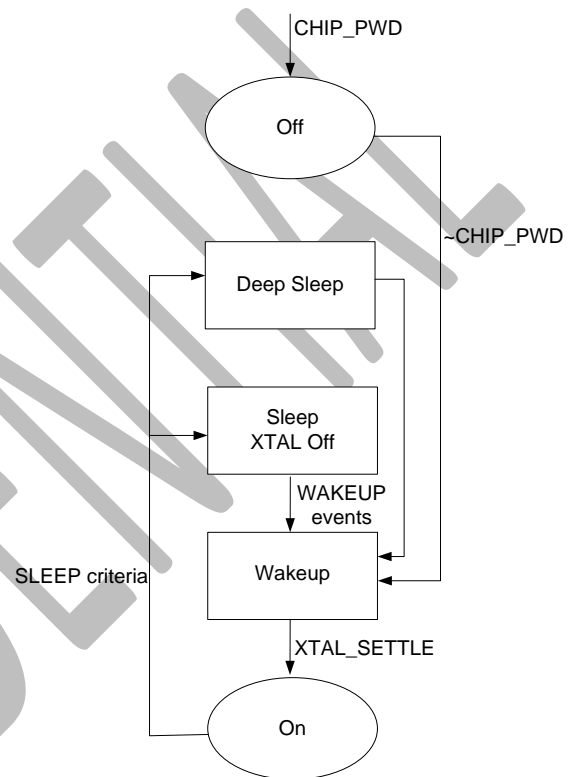
- 802.11 b/g/n/d/e/i/k/r 支持
- Wi-Fi Direct (P2P) 支持
- P2P 发现、P2P 群主模式 (Group Owner mode)、P2P 电源管理
- 基础结构型网络 (Infrastructure BSS) 工作站 (Station) 模式/P2P 模式/SoftAP 模式
- 硬件加速器
 - CCMP (CBC-MAC, 计数模式)

- TKIP (MIC, RC4)
 - WAPI (SMS4)
 - WEP (RC4)
 - CRC
- WPA/WPA2 和 WPS 支持
- 其他 802.11i 安全特征:
 - 预认证
 - TSN
- 为 EAP 多种上层认证方式准备的开放式接口, 如:
 - TLS
 - PEAP
 - LEAP
 - SIM
 - AKA
 - 或视客户要求而定
- 802.11n 支持(2.4GHz / 5GHz)
- 支持 MIMO 1×1 and 2×1、STBC、A-MPDU 和 A-MSDU 聚合、0.4μs 的保护间隔
- WMM 节能 U-APSD
- 采用带 QoS 的多队列管理, 实现符合 802.11e 标准的多媒体数据流量优化方式
- 遵循 UMA, 并通过 UMA 认证
- 802.1h/RFC1042 帧封装
- 散列 DMA 进行数据转移操作, 使 CPU 占用率达到最小
- 天线分集与选择 (由软件管理的硬件)
- 将时钟/电源门控与遵循 802.11 标准的功率管理结合起来, 根据当前连接情况, 进行动态调节, 以实现最低能耗
- 可调节比率演算法则根据实际的 SNR 和信息包丢失数据设定最优传送率和 Tx 功率
- MAC 层自动重传与自动回应, 避免主机运行缓慢时发生丢包现象
- 无缝漫游支持
- 可配置的数据包交通仲裁与为其量身定做、基于从机处理器的设计结合, 为一系列蓝牙芯片销售商提供灵活且精确的分时蓝牙共存支持
- 支持双 / 单天线蓝牙共存, 具备同步接收 WiFi / 蓝牙的能力

10 电源管理

芯片可以调成以下状态：

- 关闭（OFF）：CHIP_PD 管脚处于低功率状态。RTC 失效。所有寄存器被清空。
- 深度睡眠（DEEP_SLEEP）：RTC 开着，芯片的其他部分都是关着的。RTC 内部 recovery memory 可保存基本的 WiFi 连接信息。
- 睡眠（SLEEP）：只有 RTC 在运行。晶体振荡器停止。任何部位唤醒（MAC、主机、RTC 计时器、外部中断）将使唤醒整个芯片。
- 唤醒（WAKEUP）：在这种状态下，系统从睡眠状态下转为起动（PWR）状态。晶体振荡器和 PLL 均转为使能状态。
- 开启状态（ON）：高速时钟可以运行，并发送至各个被时钟控制寄存器使能的模块。各个模块，包括 CPU 在内，执行较低电平的时钟门控。系统运作时，可以通过 WAITI 指令关闭 CPU 内部时钟。



11 时钟管理

11.1 高频时钟

ESP8266 上的高频时钟是用来驱动 Tx 和 Rx 两种混频器的，它由内部晶振和外部晶振生成。晶振频率在 26MHz 到 52MHz 之间浮动。

尽管晶体振荡器的内部校准功能使得一系列的晶体满足时钟生成条件，但是一般来说，晶体的质量仍然是获得合适的相位噪声要考虑的因素。当使用的晶体由于频率偏移或质量问题而不是最佳选择时，wifi 系统的最大数据处理能力和灵敏度就会降低。请参照如下操作说明来测量频率偏移。

变量	符号	最小值	最大值	单位
频率	F_{XO}	26	52	MHz
装载电容	C_L		32	pF
动态电容	C_M	2	5	pF
串行电阻	R_S	0	65	Ω
频率容限	ΔF_{XO}	-15	15	ppm
频率 vs 温度 (-25°C ~ 75°C)	$\Delta F_{XO,Temp}$	-15	15	ppm

11.2 外部参考要求

外部时钟的频率在 26MHz 到 52MHz 之间。为了使无线电接收器良好运作，时钟必须具备以下特点：

变量	符号	最小值	最大值	单位
时钟振幅	V_{XO}	0.2	1	Vpp
外部时钟精准度	$\Delta F_{XO,EXT}$	-15	15	ppm
相位噪声@1kHz 偏移, 40MHz 时钟			-120	dBc/Hz
相位噪声@10kHz 偏移, 40MHz 时钟			-130	dBc/Hz
相位噪声@100kHz 偏移, 40MHz 时钟			-138	dBc/Hz

12 无线电接收器

ESP8266 无线电接收器主要包含以下模块：

- 2.4GHz 接收器
- 2.4GHz 传送器
- 高速时钟生成器和晶体振荡器
- 实时时钟
- 偏压和稳压器
- 电源管理

12.1 频道频率

根据 IEEE802.11bgn 标准，RF 收发器支持以下频道：

频道编号	频率 (MHz)	频道编号	频率 (MHz)
1	2412	8	2447
2	2417	9	2452
3	2422	10	2457
4	2427	11	2462
5	2432	12	2467
6	2437	13	2472
7	2442	14	2484

12.2 2.4GHz 接收器

2.4GHz 接收器把 RF 信号降频，变成正交基带信号，用 2 个高分辨率的高速 ADC 将后者转为数字信号。为了适应不同的信号频道，无线电接收器集成了 RF 滤波器、自动增益控制 (AGC)、DC 偏移补偿电路和基带滤波器。

12.3 2.4GHz 发射器

2.4 GHz 发射器将正交基带信号升频到 2.4GHz，使用大功率 CMOS 功率放大器驱动天线。数字校准的使用进一步地改善了功率放大器的线性，从而在 802.11b 传输中达到+19dBm 的平均功率，在 802.11n 传输中达到+16dBm 的平均功率，功能超强。

为抵消无线电接收器的瑕疵，还另增了校准措施，例如：

- 载波泄露
- I/Q 相位匹配，和
- 基带非线性

这样便减少了生产测试所需的时间和设备。

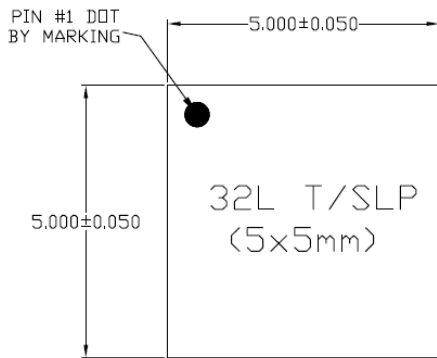
12.4 时钟生成器

时钟生成器为接收器和发射器生成 2.4GHz 时钟信号，其所有部件均集成于芯片上，包括：

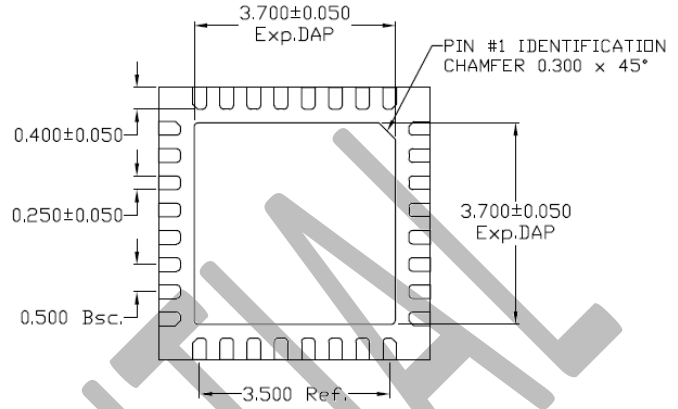
- 电感器
- 变容二极管
- 闭环滤波器

时钟生成器含有内置校准电路和自测电路。正交时钟相位和相位噪声通过专利校准算法在芯片上进行最优处理，以确保接收器和发射器达到最佳性能。

附 QFN32 封装尺寸图



TOP VIEW



BOTTOM VIEW

NOTE:

1) TSLP AND SLP SHARE THE SAME EXPOSE OUTLINE BUT WITH DIFFERENT THICKNESS:

A		TSLP	SLP
	MAX.	0.800	0.900
NOM.	0.750	0.850	
MIN.	0.700	0.800	

